

# Low-power approach for platform-based system-on-chip designs

## Une approche faible puissance pour la conception de systèmes sur puce basée sur une plate-forme

Sethuraman Ramanathan, Rafael Peset Llopis, and Rajarathnam Chandramouli\*

System-on-chip (SoC) design is emerging as a clear candidate for meeting the high-performance and low-power requirements of current-day applications. The trend toward platform-based designs is imminent for SoC designs in order to meet shorter time-to-market requirements and also offer a scalable and flexible platform. This paper deals with two important components of low-power SoC design. The first part considers issues and research trends in the area of power estimation techniques. The second part presents trends and research challenges in the area of platform-based SoC design with special focus on low-power systems. A single-chip video codec is presented as a case study.

La conception de systèmes sur puce (SSP) émerge de plus en plus comme une candidate capable de rencontrer les exigences courantes de haute performance de traitement et de faible consommation de puissance. La tendance vers l'adoption d'un design basé sur une plate-forme est clairement ressentie dans les SSP où les exigences de mise en marché rapide sont sévères et que les problèmes d'échelle et de flexibilité sont présents. Cet article aborde deux problèmes importants relativement au design de SSP à faible puissance. Premièrement, nous abordons les problèmes et avenues de recherche reliés aux techniques d'estimation de puissance. Nous traitons ensuite des tendances et des défis de recherche associés à la conception de SSP basée sur une plate-forme en rapport avec les systèmes à faible puissance. Une application-type de codec vidéo est utilisée comme banc d'essai.

---

\*Sethuraman Ramanathan and Rafael Peset Llopis are with Philips Research Labs at Embedded System Architectures on Silicon, Information and Software Technology, WL p 6.08, Philips Research Labs, Prof. Holstlaan 4, 5656 AA Eindhoven, The Netherlands. E-mail: {ramanathan.sethuraman, rafael.peset.llopis}@philips.com. Rajarathnam Chandramouli is with the Electrical and Computer Engineering Department, Stevens Institute of Technology, Hoboken, N.J. 07030, U.S.A. E-mail: rchandrl@stevens-tech.edu.