

Analogue integrated circuit sizing with several optimization runs using heuristics for setting initial points

Comment proportionner des circuits analogues intégrés avec plusieurs marches d'optimisation à l'aide d'heuristique pour déterminer les points de départ

J. Puhán, Á. Búrmen and T. Tuma

Circuit sizing (i.e., determining MOSFET channel widths and lengths which result in the most appropriate and robust circuit) is an optimization process. When it is completed, there always remains a dilemma; namely, whether a better solution exists. With different starting points one can arrive at different local minima. A heuristic process, consisting of many optimization runs starting from different initial points, is proposed. It tries to find another local minimum of the cost function in every run and thus reveals some additional information about the circuit. The mathematical background of the algorithm used is described. Finally, the heuristic algorithm is tested on some real integrated operating amplifier designs. The results show that from the cost-function point of view surprisingly many equivalent solutions exist.

Proportionner les circuits, c'est-à-dire déterminer la largeur et la longueur des canaux MOSFET qui résultent en le circuit le plus approprié et le plus robuste, est sans doute un processus d'optimisation. Mais le processus terminé, il reste toujours une dilemme : est-ce qu'il y a une solution meilleure? Si on prend des points de départ différents, on peut arriver à des minima locaux très divers. L'article propose de mettre en oeuvre un processus heuristique, en train duquel on fait marcher l'optimisation plusieurs fois de points de départ très différents. Pendant chaque marche d'optimisation on essaie de trouver un minimum local d'une fonction de coût et ainsi d'obtenir des informations supplémentaires sur le circuit. L'article engage le fond mathématique de l'algorithme utilisé. Enfin, l'algorithme heuristique est mis sous l'épreuve en utilisant des designs réels intégrés d'amplificateur opérant. Le résultat est surprenant ; du point de vue de la fonction de coût, il existe beaucoup de solutions équivalentes.

Keywords: computer-aided design, integrated circuits, optimization algorithms, sizing